

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-270302

(43)Date of publication of application : 05.11.1990

(51)Int.Cl.

H01C 7/00

H01C 1/034

(21)Application number : 01-091311

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 11.04.1989

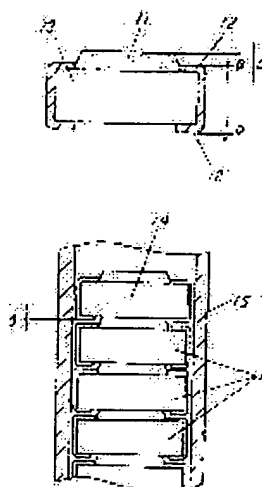
(72)Inventor : KITA YOSHIYUKI
TSUJIMOTO YUKIO

(54) SQUARE-SHAPED CHIP RESISTOR

(57)Abstract:

PURPOSE: To prevent generation of lock of chip resistors with each other by a method wherein the thickness of a protective coating is made thicker than the total thickness of the upper surface electrode part and the rear surface electrode part, and a gap is formed without fail on the upper surface electrode part and the rear surface electrode part even when chip resistors are stacked longitudinally in a magazine case.

CONSTITUTION: A resistance film is formed on a substrate 13, the electrodes 12 and 12' connected to the resistance film are formed on both edge parts of the substrate 13 ranging from the upper surface to the bottom face, and a protective coating 11 is formed on the resistance film. The thickness C of said protective film is made thicker than the thickness a+b, the total thickness of the upper surface part 12 of the electrode and the bottom surface part 12'. As a result, generation of electrode-to-electrode sticking can be prevented when chip resistors 14 are stacked longitudinally, also the lock due to sticking with each other of the chip resistors' 14 can be prevented when they are housed in a magazine case 15, and they are housed smoothly. Also, the chip resistors can be picked out one by one accurately when a packaging operation is conducted.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

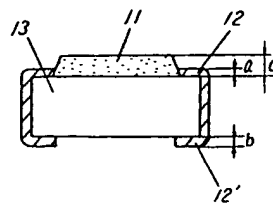
[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

……裏面電極、13……セラミック基板、14……
……本発明によるチップ抵抗器、15……マガジン
ケース。

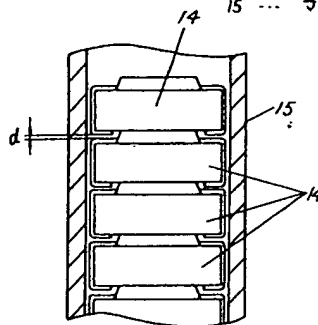
代理人の氏名 弁理士 栗 野 重 孝 ほか1名

第 1 図

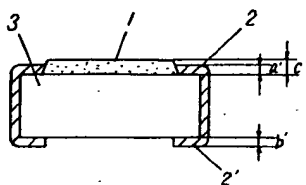


第 2 図

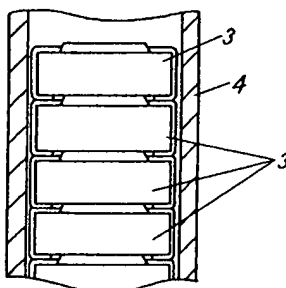
14 --- チップ抵抗器
15 --- マガジンケース



第 3 図



第 4 図



CLIPPEDIMAGE= JP402270302A
PUB-NO: JP402270302A
DOCUMENT-IDENTIFIER: JP 02270302 A
TITLE: SQUARE-SHAPED CHIP RESISTOR
PUBN-DATE: November 5, 1990
INVENTOR-INFORMATION:

NAME

KITA, YOSHIYUKI
TSUJIMOTO, YUKIO
INT-CL (IPC): H01C007/00; H01C001/034

ABSTRACT:

PURPOSE: To prevent generation of lock of chip resistors with each other by a method wherein the thickness of a protective coating is made thicker than the total thickness of the upper surface electrode part and the rear surface electrode part, and a gap is formed without fail on the upper surface electrode part and the rear surface electrode part even when chip resistors are stacked longitudinally in a magazine case.

CONSTITUTION: A resistance film is formed on a substrate 13, the electrodes 12 and 12' connected to the resistance film are formed on both edge parts of the substrate 13 ranging from the upper surface to the bottom face, and a protective coating 11 is formed on the resistance film. The thickness C of said protective film is made thicker than the thickness a+b, the total thickness of the upper surface part 12 of the electrode and the bottom surface part 12'. As a result, generation of electrode-to-electrode sticking can be prevented when chip resistors 14 are stacked longitudinally, also the lock due to sticking with each other of the chip resistors 14 can be prevented when they are housed in a magazine case 15, and they are housed smoothly. Also, the chip resistors can be picked out one by one accurately when a packaging operation is

⑦ 公開特許公報(A) 平2-270302

⑧ Int. Cl.³

H 01 C 7/00
1/034

識別記号

B

庁内整理番号

8525-5E
7303-5E

⑨ 公開 平成2年(1990)11月5日

審査請求 未請求 請求項の数 1 (全3頁)

⑩ 発明の名称 角形チップ抵抗器

⑪ 特 願 平1-91311

⑫ 出 願 平1(1989)4月11日

⑬ 発 明 者 喜 多 吉 幸 大阪府門真市大字門真1006番地 松下電器産業株式会社内
⑭ 発 明 者 辻 本 幸 雄 大阪府門真市大字門真1006番地 松下電器産業株式会社内
⑮ 出 願 人 松下電器産業株式会社 大阪府門真市大字門真1006番地
⑯ 代 理 人 弁理士 栗野 重孝 外1名

明 細 書

1. 発明の名称

角形チップ抵抗器

2. 特許請求の範囲

基板上に抵抗膜を形成するとともに、基板の両端部に上面から底面にかけて抵抗膜に接続した電極を形成しかつ抵抗膜上に保護コートを形成することにより構成され、保護コートの厚みを電極の上面部と底面部を加算した厚みより厚くした角形チップ抵抗器。

3. 発明の詳細な説明

産業上の利用分野

本発明は、電子機器の軽薄短小化を目的に使用される面実装用角形チップ抵抗器(以下チップ抵抗器という)に関するものである。

従来の技術

従来のチップ抵抗器は、第3図に示すような構成であった。1はメタルグレーズ等を用いて形成された抵抗体(図示せず)を保護する保護コート、2, 2'は電極部でそれぞれ上面部と底面部、3は

セラミック基板等の抵抗体支持体である。ここで1の保護コートの厚みは作業性あるいは材料の使用量の関係から薄く形成されていた。(厚みの関係式は、 $a' + b' > c'$ となっている。)またこのチップ抵抗器は実装方法によっては第4図の様にマガジンケース4内に縦方向に詰められて使用される場合があり、このとき前記厚みの関係から、各チップ間において上面電極2と底面電極2'は接触する形で収納されている。

発明が解決しようとする課題

この様なチップ抵抗器においては、マガジンケース内に縦方向に積み重ねられた場合、上面電極と底面電極が接触する形となり、しかも電極部は一般的にはんだめっき等で形成されており非常に柔らかく、圧力がかかると電極同志がくっついて簡単に離れない状態になる。このため、マガジンケース内にチップ抵抗器を挿入する場合中でチップ抵抗器がロックし作業ができなくなる。あるいは、実装時に確実に1ヶずつ取り出すことができないという課題がある。

課題を解決するための手段

この問題を解決するために本発明は、保護コートの厚みを上面電極部と裏面電極部を加算した厚みより厚くしたものである。

作 用

この構成によりマガジンケース内にて縦方向に積み重ねた場合においても上面電極部と裏面電極部には必ず隙間が発生しチップ抵抗器同志のくっつきは発生しないこととなる。

実施例

第1図に本発明のチップ抵抗器の実施例を示しており、第1図において11は保護コートガラス、12、12'はそれぞれ上面電極部と底面電極部、13はセラミック基板の断面図である。この時の各部の厚みの関係は、保護コート11の厚み c は、上面電極部12の厚み a と底面電極部12'の厚み b を加算した厚みより厚くしてある。

第2図に本発明のチップ抵抗器をマガジンケース内に収納した状態の実施例を示しており、14は本発明によるチップ抵抗器、15はマガジンケ

ースのいずれも断面図である。この実施例によればマガジンケース内に縦方向に積み重ね収納された状態においても上面電極と底面電極との間には必ず隙間 d が発生し電極部同志の接触はない。よってチップ抵抗器同志のくっつきも発生しない。

以下に実際の厚み例とその効果を示す。

(以 下 余 白)

マガジンケース内でのくっつき数 (ヶ/100ヶ)	保護コート厚み c (μm)	底面電極部厚み b (μm)	上面電極部厚み a (μm)	
10	40	30	30	例 米 技
0	70	30	30	例 提 案

発明の効果

以上のように本発明によれば、保護コートの厚みを厚くしたチップ抵抗器とすることにより縦方向に積み重ねた場合において電極同志のくっつきは発生せず、マガジンケース内収納時にはケース内でのチップ抵抗器同志のくっつきによるロックが発生せずスムーズに収納される。また実装時には、確実に1ヶずつ取り出すことが可能となり、チップ抵抗器の生産側、および使用ユーザー側双方において非常に作業性および信頼性の高い効果が得られるものである。

4、図面の簡単な説明

第1図は本発明の一実施例によるチップ抵抗器を示す断面図、第2図は本発明の実施例によるチップ抵抗器をマガジンケース内に縦方向に積み重ねた状態を示す断面図、第3図は従来のチップ抵抗器を示す断面図、第4図は従来のチップ抵抗器をマガジンケース内に縦方向に積み重ねた状態を示す断面図である。

11……保護コート、12……上面電極、12'